Licenciatura em Eng. Informática

Disciplina de Sistemas Lógicos - 2º exame - 21-7-2000 - 14h

Duração: 2h00mn Tolerância: 25mn Sem consulta

Importante: numere as folhas (ex. 1 de 4) e identifique-se em todas elas;
Responda em folhas separadas aos vários grupos de questões

Q1 (1 + 1,5 valores)

a) Converta para binário o número hexadecimal $(2CA,7F)_{16}$.

b) Simplifique algebricamente a função: $f(x,y,z) = \overline{x}.(x+y) + \overline{z} + zy$. Justifique os vários passos.

Q2 (2 + 2 + 1,5 valores)

a) Projecte um conversor de código para números decimais, recebendo 4 bits utilizando código BCD (Binary Code Decimal) e produzindo à saída quatro bits no código excesso de 3. Apresente a tabela de verdade associada. Nota: um código em excesso de 3 obtem-se somando três à representação em binário natural do dígito em causa.

b) Considere que a função encontrada na alínea a) para um dos bits do código de saída é a seguinte:

$$f(A,B,C,D) = \sum(0,2,5,7,8,10,14,15)$$

Obtenha uma expressão simplificada como soma de produtos através do método de Quine-McCluskey.

c) Apresente a expressão equivalente, bem como o circuito lógico utilizando só NORs de 2 entradas, que implemente $f(a,b) = \overline{a}\,\overline{b} + a\,b$.

Q3 (2 + 1,5 + 1 valores)

Pretende-se projectar um contador síncrono crescente, com 3 bits, cujos estados de contagem sejam os números primos menores que 8. Nota: entende-se por número primo o que só é divisível por ele próprio e pela unidade.

a) Apresente tabela de transição de estados com codificação de estados proposta.

b) Utilizando flip-flops D, apresente as tabelas das entradas D, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).

c) Tendo por base a resolução da alínea anterior, diga, justificadamente, para que estado evolui o contador, quando por algum motivo (por exemplo alimentação inicial do circuito) o sistema se encontar no estado 0 (000).

Q4 (2 + 1 + 1,5 valores)

Pretende-se desenvolver uma máquina de estados síncrona para controlar a abertura de um trinco, possuindo dois botões de pressão de entrada X_0 e X_1, e uma saída Z que deverá ser activada sempre que se verifique a seguinte sequência: botões soltos – botão X_0 premido – botões soltos – botão X_1 premido.

a) Apresente o diagrama de estados para o sistema de controlo descrito.

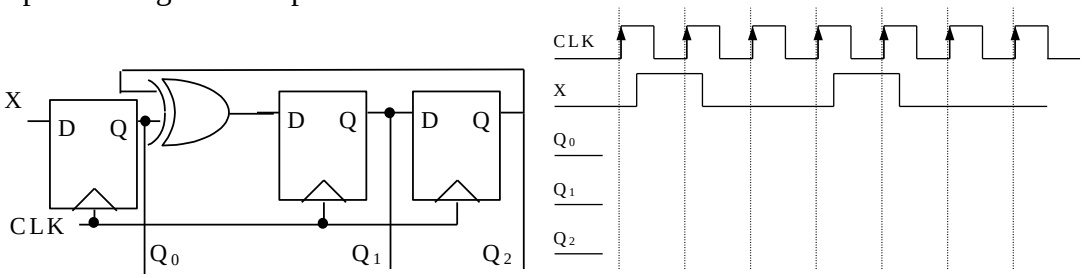
b) Apresente a tabela de transição de estados associada, com os estados codificados e a saída.

c) Considere a tabela de transição de estados ao lado. Minimize o número de estado necessários utilizando o método da partição.

Estado actual	Estado seguinte		A	B
	X=0	X=1		
S_0	S_0	S_1	1	0
S_1	S_4	S_1	0	1
S_2	S_2	S_3	1	0
S_3	S_6	S_3	0	0
S_4	S_4	S_5	1	0
S_5	S_2	S_5	0	1
S_6	S_6	S_7	1	0
S_7	S_0	S_7	0	0

Q5 (1,5 + 1,5 valores)

a) Considere o circuito apresentado na figura utilizando flip-flops sensíveis ao flanco ascendente de relógio. Complete o diagrama temporal:



b) A partir de um flip-flop D, implemente um flip-flop AB (pensado para esta prova), que possue a seguinte tabela de verdade.

A	B	Q_{n+1}
0	0	1
0	1	$\overline{Q_n}$
1	0	0
1	1	0