Licenciatura em Eng. Informática

Disciplina de Sistemas Lógicos - 1º exame - 3-7-2000 - 9h30mn

Duração: 2h00mn Tolerância: 15mn Sem consulta

Importante: numere as folhas (ex. 1 de 4) e identifique-se em todas elas;

Responda em folhas separadas aos vários grupos de questões

Q1 (1 + 1,5 valores)

a) Prove recorrendo a tabela de verdade que $a.b + \bar{a}.b + b.c = b$.

b) Prove algebricamente a igualdade $a + b.c = (a + b).(a + c)$ referindo os teoremas utilizados.

Q2 (1,5 + 2 + 1,5 valores)

Suponha que pretende fazer um sistema de detecção de erros na transmissão de um código com quatro bits. Os bits recebidos são designados por *A*, *B*, *C* e *D*. Pretende-se implementar a função $f(A,B,C,D)$, de modo a calcular paridade par do código recebido, i.e, sempre que no código recebido o número de 1s for par então a função toma o valor 0 (considere zero como um número par).

a) Apresente a tabela de verdade que permite obter o detector referido.

b) Considere que a função obtida na alinea anterior é $f(A,B,C,D) = \sum(0,2,4,8,10,11,14,15)$. Obtenha a expressão simplificada da função *f* através do método de Quine-McCluskey.

a) Considere que a função obtida na alinea anterior é $f(A,B,C,D) = a.b + \bar{a}.d + b.c$. Proponha uma implementação da função utilizando sómente portas NAND de 2 entradas.

Q3 (1,5 + 2 + 1 valores)

Pretende-se projectar um contador síncrono decrescente, com 3 bits, que contará em módulo 5, utilizando os estados de contagem 4, 3, 2, 1, 0 (em decimal). As saídas coincidem com as variáveis de estado.

a) Apresente tabela de transição de estados e codificação de estados proposta.

b) Utilizando flip-flops JK, apresente as tabelas das entradas JK, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).

c) Tendo por base a resolução da alínea anterior, diga, justificadamente, para que estado evolui o contador, quando por algum motivo (por exemplo alimentação inicial do circuito) o sistema se encontar nos estados 5 (101), 6 (110) ou 7 (111).

Q4 (2 + 1 + 1,5 valores)

Pretende-se desenvolver um sistema de controlo de navegação de um veículo autónomo, chamemos-lhe AGV. O veículo dispõe de um sensor de proximidade instalado na parte frontal permitindo detectar obstáculos, representado pela entrada X. O sistema de controlo possui três saídas, designadas por M(otor principal), E(squerda) e D(ireita), permitindo controlar o movimento do veículo. Pretende-se que o veículo vagueie, isto é, active o seu motor (saída M a 1), até encontrar um obstáculo (entrada X a 1). Nessa situação deve desligar o motor (saída M a 0) e virar (saída E ou D a 1) até deixar de detectar o obstáculo, após o que manterá o estado de vaguear. Acresce que, o veículo deverá virar alternadamente para a esquerda e para a direita.

Estado actual	Estado seguinte X=0	Estado seguinte X=1	M	E	D
S_0	S_0	S_1	1	0	0
S_1	S_2	S_1	0	0	1
S_2	S_2	S_3	1	0	0
S_3	S_4	S_3	0	1	0
S_4	S_4	S_5	1	0	0
S_5	S_6	S_5	0	0	1
S_6	S_6	S_7	1	0	0
S_7	S_0	S_7	0	1	0

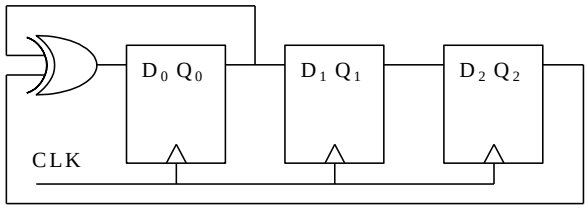
a) Apresente um diagrama de estados para o sistema de controlo descrito.

b) Apresente a tabela de transição de estados associada, com os estados codificados.

c) Considere a tabela de transição de estados ao lado. Minimize o número de estado necessários utilizando o método da partição.

Q5 (1,5 + 1 + 1 valores)

Considere o circuito contador sequencial síncrono representado na figura.



a) Considerando o estado inicial $Q_2Q_1Q_0 = 001$, determine a sequência de contagem associada. Qual o módulo de contagem observado.

b) O que se passa quando o estado inicial é $Q_2Q_1Q_0 = 000$.

c) Compare o circuito apresentado com os contadores em anel, em anel torcido, em binário natural módulo arbitrário e binário natural módulo 2^N, do ponto de vista do número de estados de contagem, dos recursos necessários e do comportamento a partir do estado referido na alinea b).