Licenciatura em Eng. Informática

Disciplina de Sistemas Lógicos – alunos em 2ª inscrição

1º exame - 2-7-2001 - 17h

Duração: 2h00mn Tolerância: 15mn Sem consulta

Importante: numere as folhas (ex. 1 de 4) e identifique-se em todas elas;
Responda em folhas separadas aos vários grupos de questões

Q1 (1 + 1,5 valores)

a) Prove recorrendo a tabela de verdade que $a.b + a.c + \overline{a}.b = a.b + \overline{b}.c$.

b) Simplifique algebricamente a expressão $a.b.c + a.\overline{b} + \overline{a}.b.c + \overline{b}.c + a.b$ referindo os teoremas utilizados.

Q2 (1,5 + 2 + 1,5 valores)

Suponha que pretende fazer um sistema de detecção de erros na transmissão de um código com quatro bits. O código a utilizar é denominado por 2-em-4; a característica de todos os códigos válidos é a de possuirem 2 e só 2 uns na sua representação em binário. Os bits recebidos são designados por *A*, *B*, *C* e *D*. Pretende-se implementar a função $f(A,B,C,D)$, de modo a detectar a recepção de um código inválido, i.e, que não satisfaça a condição referida.

a) Apresente a tabela de verdade que permite especificar a função referida.

b) Considere que a função obtida na alinea anterior é $f(A,B,C,D) = \sum(0,2,4,6,8,9,10,11,12,14)$. Obtenha a expressão simplificada da função *f* através do método de Quine-McCluskey.

c) Considere que a função obtida na alinea anterior é $f(A,B,C) = a.b + \overline{a}.c + a.\overline{b}$. Proponha uma implementação da função utilizando sómente portas NAND de 2 entradas (apresente a expressão e o esquema lógico com portas NAND).

Q3 (1,5 + 2,5 + 1 valores)

Pretende-se projectar um contador síncrono crescente, com 3 bits, que contará em módulo 6, utilizando os estados de contagem 1, 2, 3, 4, 5 e 6 (em decimal). As saídas coincidem com as variáveis de estado.

a) Apresente tabela de transição de estados e codificação de estados proposta.

b) Utilizando flip-flops JK, apresente as tabelas das entradas JK, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).

c) Tendo por base a resolução da alínea anterior, diga, justificadamente, para que estado evolui o contador, quando por algum motivo (por exemplo alimentação inicial do circuito) o sistema se encontar nos estados 0 (000) ou 7 (111).

Q4 (2 + 1 valores)

Pretende-se desenvolver um sistema para detectar a sequência 01*001, em que * significa zero, uma ou mais ocorrências do símbolo à sua esquerda (por exemplo, 0* representa uma sequência com zero, um ou mais 0s). A saída Z deve tomar o valor 1 quando a sequência é detectada.

a) Apresente um diagrama de estados para o sistema de controlo descrito.

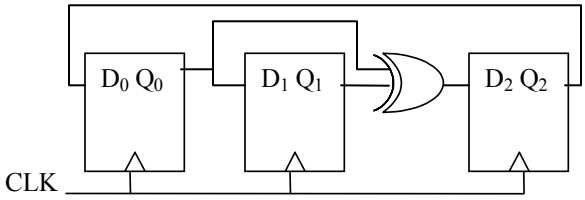
b) Apresente a tabela de transição de estados associada, com os estados codificados.

Q5 (2 + 1 valores)

Considere o circuito contador sequencial síncrono representado na figura.

a) Considerando o estado inicial $Q_2Q_1Q_0 = 001$, determine a sequência de contagem associada. Qual o módulo de contagem observado.

b) O que se passa quando o estado inicial é $Q_2Q_1Q_0 = 000$.



Q6 (1,5 valores)

A partir de um flip-flop D, implemente um flip-flop T.