Universidade Nova de Lisboa
Faculdade de Ciências e Tecnologia
Departamento de Engenharia Electrotécnica

Licenciatura em Engenharia Informática

Disciplina de Sistemas Lógicos – Alunos em inscrição >= 2ª - 1º teste – 3/5/2001 – 11h00mn

Duração: 1h30mn Tolerância: 10mn Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos vários grupos de questões

Q1 (1,5 + 1,5 + 1,5 valores)

a) Converta para decimal e binário o número hexadecimal $(1D,78)_{16}$.

b) Justifique utilizando tabelas de verdade que $\overline{a}.\overline{b}.c + \overline{a}.c.\overline{d} + b.d = \overline{a}.c + b.d$.

c) Apresente a expressão equivalente, bem como o circuito lógico utilizando só NANDs de 2 entradas, que implemente $f(a,b,c) = \overline{a}.\overline{b} + a.b + a.c$.

Q2 (2 + 2,5 valores)

a) Considere que recebe quatro bits ABCD representando um número em binário natural (em que A é o bit mais significativo). Apresente a tabela de verdade da função que detecta a presença de um número primo na entrada. Nota: um número primo é o que só é divisível por ele próprio e pela unidade.

b) Considere que a função encontrada na alínea a) é a seguinte:

$$f(A,B,C,D) = \prod(0,1,6,7,8,9,14,15)$$

Obtenha uma expressão simplificada na forma de produto de somas através de mapas de Karnaugh.

Q3 (3 + 1,5 valores)

a) Considere que a função $f(A,B,C,D) = \sum(2,3,4,5,12,13) + d(0,1,10,11)$. Obtenha uma expressão simplificada na forma de soma de produtos através do método de Quine McCluskey.

b) Implemente a função $f(A,B,C,D) = \prod(1,2,4,5,10,11,15)$, utilizando somente multiplexers com duas entradas de controlo.

Q4 (2,5 + 2,5 + 1,5 valores)

a) Considere um sistema com 2 entradas binárias, X e Y. Projecte um circuito comparador de 1 bit, isto é, um circuito com os dois bits X e Y de entrada e dois bits M e I de saída, em que M será 1 quando X>Y e I será 1 quando X=Y. Apresente tabelas de verdade, mapas de Karnaugh e expressões simplificadas associados.

b) Com base nos blocos comparadores de 1 bit descritos na alínea anterior e alguma lógica adicional que considere necessária, apresente e justifique um circuito que realize um comparador de números com três bits, isto é, recebendo dois números $A_2A_1A_0$ e $B_2B_1B_0$, forneça como saídas A<B (A menor que B) e A=B.

c) Considere uma representação de 6 bits. Indique o intervalo de números inteiros que pode abranger tomando uma representação em complemento para 1 e em complemento para 2.