Licenciaturas em Eng. Informática (alunos em 2ª+ insc.) e Eng. Física
Disciplina de Sistemas Lógicos – Exame recurso - 22-7-2002 - 9h30mn
Duração: 2h00mn Tolerância: 15mn Sem consulta
Importante: numere as folhas (ex. 1 de 4) e identifique-se em todas elas;
Responda em folhas separadas aos vários grupos de questões

Q1 (1 + 1 valores)

a) Simplifique algebricamente $b.c + \overline{b}.\overline{c} + \overline{a.b}.\overline{\overline{a} + c}$, referindo os teoremas utilizados.

b) Considere a função $f(a,b,c) = a.\overline{b} + b.c.d + a.\overline{d}$. Apresente uma implementação da função utilizando apenas portas NOR de 2 entradas (apresente a expressão e o esquema lógico com portas NOR) Nota: não efectue simplificações algébricas na expressão apresentada.

Q2 (2 + 1,5 + 2 valores)

a) Pretende-se realizar um conversor de código para ser utilizado com um teclado com quatro teclas, "0", "1", "2" e "3". O teclado está organizado em dois linhas (L1 e L2) e duas colunas (C1 e C2), em que cada tecla está ligada a uma coluna e a uma linha, em particular a tecla "0" está ligada à coluna C1 e à linha L1, a tecla "1" está ligada à coluna C2 e à linha L1 e assim sucessivamente. Sempre que uma tecla esteja pressionada os sinais das linha e coluna associadas ficam activos. Apresente a tabela de verdade do sistema descrito, de modo a receber como entradas as linhas L1 e L2 e as colunas C1 e C2 e a produzir como saídas três variáveis; as duas primeiras variáveis de saída contêm o código da tecla pressionada quando existir uma e só uma tecla pressionada, e a terceira variável de saída será activada nas restantes situações.

b) Tomando o sistema da alinea anterior, utilizando um bloco comparador e a lógica adicional que considere necessária, apresente um diagrama lógico que forneça uma saída que será activa quando a tecla pressionada seja "2" ou "3". Nota: caracterize o bloco comparador utilizado.

c) Considere a função $f(A,B,C,D) = \sum(3,7,11,15) + d(5,9,14)$. Obtenha a expressão simplificada da função *f* através do método de Quine-McCluskey.

Q3 (1,5 + 2,5 + 1 valores)

Pretende-se projectar um contador síncrono decrescente, com 3 bits, que contará em módulo 5 utilizando os estados de contagem 7, 6, 5, 4 e 1. As saídas coincidem com as variáveis de estado.

a) Apresente tabela de transição de estados e saídas e codificação de estados proposta.

b) Utilizando flip-flops D, apresente as tabelas das entradas D, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).

c) Caso ligue o sistema implementado na alinea b) e as variáveis de estado sejam inicializadas a "0", diga, justificadamente, para que estado evolui o sistema.

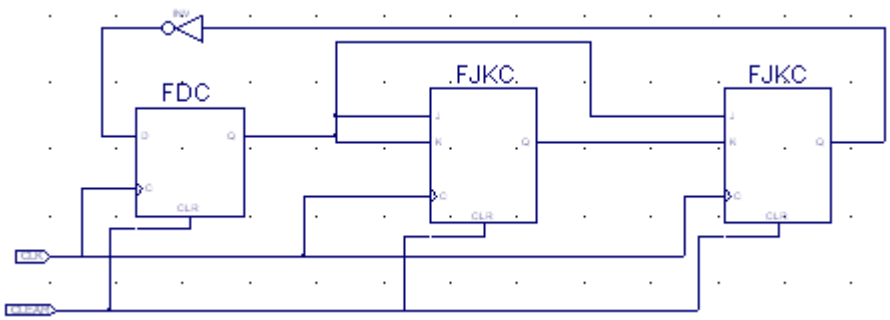
Mais duas questões no verso

Q4 (2,5 + 1 + 2 valores)

Pretende-se desenvolver um sistema para o controlo de acessos de viaturas a um campus universitário (!?). Como entradas do sistema considere as seguintes: uma entrada C que indica que foi apresentado um cartão válido, uma entrada P que indica que uma viatura se encontra presente na zona de acesso e uma entrada D que indica que a cancela se encontra no descanso (ou lá perto). Pretende-se que o sistema controle a cancela de acesso (variavel Z) de modo a que a abra após a apresentação de um cartão válido, que a mantenha aberta enquanto a entrada P estiver activa e que aguarde pela variável D para ficar à espera de nova viatura; se durante o tempo de espera do fecho da cancela, a variável de presença P for activada novamente deve-se garantir que a cancela volta a abrir (e o procedimento referido é novamente aplicado).

a) Apresente um diagrama de estados para o sistema descrito.
b) Apresente a tabela de transição de estados e a tabela de saída associada à resolução da alinea a).
c) Considere a tabela de transição de estados apresentada ao lado. Minimize o número de estados utilizando o método da partição.

Estado actual	Estado seguinte / Saída	
	X=0	X=1
S_0	S_1 /0	S_2 /0
S_1	S_3 /1	S_4 /1
S_2	S_6 /0	S_4 /0
S_3	S_5 /0	S_7 /0
S_4	S_6 /1	S_0 /0
S_5	S_5 /0	S_0 /0
S_6	S_3 /1	S_2 /0
S_7	S_6 /1	S_0 /1

Q5 (2 valores)

Considere o circuito sequencial representado na figura, considerando que dispõe de uma entrada de *clear (ou reset)* assíncrono ligada a todos os flip-flops. Considerando que actua nessa entrada inicialmente, elabore o diagrama temporal do circuito durante seis ciclos do sinal de relógio.