*Licenciaturas em Engenharias Informática, Física e Biomédica*
Disciplina de Sistemas Lógicos – 1ª data exame - 25-6-2003 - 9h00mn
Duração: 2h00mn; Tolerância: 15mn; Sem consulta
Importante: numere as folhas (ex. 1 de 4) e identifique-se em todas elas
Responda em folhas separadas aos vários grupos de questões

## Q1 ( 1 + 1 valores )

a) Prove algebricamente que $a + b = \overline{a}.b + a$ .

b) Considere a expressão para a função $f(a,b,c) = (a+b).(\overline{a}+c).(b+c)$ ; apresente, justificadamente, a lista de mintermos associada.

## Q2 ( 1,5 + 2 + 1 valores )

a) Apresente a tabela de verdade para um bloco subtractor com dois números, A e B, de dois bits cada, em que a saída utiliza uma representação para complemento para dois.

b) Considere a função $f(A,B,C,D) = \sum(0,1,2,3,11,13) + d(9,12)$ . Obtenha a expressão simplificada da função *f* através do método de Quine-McCluskey. Nota: Considere a ordenação A,B,C,D como sendo do mais significativo para o menos significativo.

c) Considere que a função obtida na alinea anterior é $f(A,B,C) = \overline{a}.b + a.c + a.\overline{b}$ . Proponha uma implementação da função utilizando sómente portas NAND de 2 entradas (apresente a expressão e o esquema lógico com portas NAND).

## Q3 ( 2 + 3 + 2 valores )

Pretende-se projectar um contador síncrono, com 3 bits, que contará em módulo 5, utilizando os estados de contagem 0, 2, 3, 4 e 6 (em decimal). As saídas coincidem com as variáveis de estado.

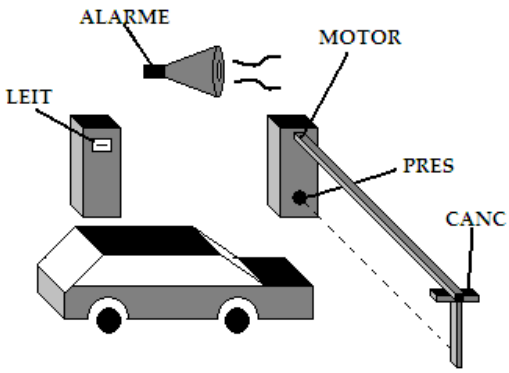
a) Apresente tabela de transição de estados e codificação de estados proposta.

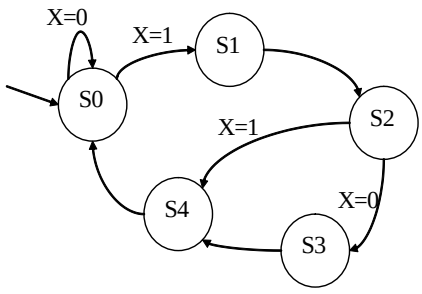
b) Utilizando um flip-flop do tipo JK para o bit menos significativo e flip-flops D's para os restantes bits de contagem, apresente as tabelas das entradas JK e Ds, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o esquema lógico).

c) Tendo por base a resolução da alínea anterior, diga, justificadamente, para que estado evolui o contador, quando por algum motivo (por exemplo alimentação inicial do circuito) o sistema se encontar com todas as variáveis de estado a 1. Caso pretendesse a evolução do contador para o estado 0, diga que eventuais modificações necessitaria de introduzir no desenho do sistema.

## Q4 ( 4,5 + 2 valores )

a) Pretende-se desenvolver um sistema de controlo síncrono para o movimento de uma cancela de acesso. O sistema dispõe como entradas de um leitor de cartão de utilizador (LEIT=1), de um sensor de presença de veículo (PRES=1), e do sensor que indica que a cancela está no repouso (CANC=1), bem como de duas saídas, uma que faz subir e descer a cancela (MOTOR=1 para subir) (admite-se que quando estiver nos extremos o motor da cancela é desactivado através de um processo mecânico) e outra que actua uma saída de alarme (ALARME=1). Pretende-se que a cancela abra após apresentação do cartão de utilizador e que se mantenha aberta enquanto o sensor de presença de veículo esteja activado. De notar que o veículo de que é apresentado o cartão de utilizador não activa o sensor de presença. Pretende-se ainda, que caso algum veículo active o sensor de presença enquanto a cancela se encontrar a descer (utilizador não autorizado), o motor de subida deva ser activado novamente (evitando danificar o veículo intruso) e seja activada a saída de alarme enquanto não for possível voltar a fechar completamente a cancela. Elabore o diagrama de estados que realiza o referido controlo.




b) Considere o diagrama de estados apresentado. Codifique os estados em código binário natural, i.e. S0=000, S1=001, ... e apresente a tabela de transição de estados resultante.