

***Licenciatura em Engenharia Informática***

Disciplina de Sistemas Lógicos – 1º teste – 10/11/2012

Duração: 1h15mn Tolerância: 10mn Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos vários grupos de questões

**Q1 ( 2,5 + 2,5 + 3 valores )**

a) Apresente uma expressão equivalente utilizando só NANDs de 2 entradas, que implemente  $f(a,b,c) = b.c + a.b.\bar{c}$ .

b) Considere que tem quatro pesos (A=1Kg, B=5Kg, C=3Kg, D=3Kg) e uma balança de braços iguais. Os pesos A e B são utilizados no prato da esquerda, enquanto os pesos C e D são utilizados no braço da direita.

Apresente a tabela de verdade de um sistema de alarme de forma a apresentar saída 1 quando a balança tombar para a direita (considerando que A, B, C e D tomam o valor 1 ou 0 dependendo dos pesos estarem presentes ou não nos pratos).

c) Considere a função:

$$f(A, B, C, D) = \sum (2,5,7,10,11) + d(3,15) .$$

Obtenha uma expressão simplificada na forma de soma de produtos através de mapas de Karnaugh.

**Q2 ( 3 + 3 valores )**

Considere a função  $f(A, B, C) = \sum (0,1,2,5)$ .

a) Recorrendo ao método de Quine-McCluskey, apresente a expressão simplificada para a função referida.

b) Recorrendo à utilização de descodificadores com ou sem entrada de habilitação (“enable”) e lógica adicional se necessário, implemente a função referida. Pode utilizar qualquer tipo de descodificador, sendo preferível a solução que utilize menor número de portas (considerando que um descodificador de N variáveis de entrada tem  $2^N$  portas).

**Q3 ( 3 + 3 valores )**

Pretende-se construir um sistema para realizar uma operação **aritmética** envolvendo três números de entrada, A, B e C, em que A tem dois bits ( $A_1$  e  $A_0$ ) e B e C têm 1 bit cada. A operação pretendida é

$$A * C + B * C = (A_1 A_0) * C + B * C$$

(em que \* representa a operação aritmética de multiplicação, + representa a operação aritmética de adição, e como esperado a multiplicação tem prioridade em relação à adição).

a) Caracterize a saída do sistema (quantos bits de saída) e apresente a tabela de verdade associada.

b) Tendo disponíveis blocos semi-somadores, somadores-completos e alguma lógica adicional que considere necessária, apresente e justifique um diagrama de blocos que realize a função descrita, privilegiando a solução com menor número de recursos. Nota: um bloco semi-somador possui dois bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada; um bloco somador-completo possui três bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada.