

Mestrado integrado e Licenciatura em Engenharia Informática

Disciplina de Sistemas Lógicos – 1º teste – 9/11/2013

Duração: 1h15mn Tolerância: 10mn Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos dois grupos de questões

Q1 (3 + 3 + 3 + 1 valores)

- a) Apresente uma expressão equivalente utilizando só NORs de 2 entradas, que implemente $f(a, b, c) = \bar{a}.b + \bar{c}.a + \bar{b}.\bar{c}$.
- b) Considere que tem quatro variáveis ABCD constituintes de um código com 4 bits. AB representa um número em binário natural, em que A tem peso 2^1 e B tem peso 2^0 . Os códigos válidos têm uma regra de construção simples: o número AB representa o número de 1s presentes nas variáveis C e D. Apresente a tabela de verdade deste código de quatro variáveis apresentando saída 1 unicamente quando um código válido estiver presente.
- c) Considere a função:

$$f(A, B, C, D) = \prod (0,1,3,4,6,9,11) + d(2,7,10) .$$

- c1) Obtenha uma expressão simplificada na forma de produto de somas através de mapa de Karnaugh
c2) Apresente a função representada utilizando a lista de mintermos da função f.

Q2 (3 + 3,5 + 3,5 valores)

- a) Considere que se pretende representar números com sinal utilizando 8 bits. Apresente a representação de -24 em complemento para dois e refira qual o intervalo de representação de números possível com 8 bits.
- b) Considere a função $f(A, B, C) = \sum (0,2,7)$. Recorrendo à utilização de multiplexers e lógica adicional se necessário, implemente a função referida. Pode utilizar qualquer tipo de multiplexer, sendo preferível a solução que utilize menor número de portas (considerando que um multiplexer de N variáveis de entrada tem o equivalente a 2^{N+1} portas).
- c) Pretende-se construir um sistema para realizar uma operação **aritmética** de multiplicação envolvendo dois números de entrada, A e B, cada um com dois bits (A tem bits A_1 e A_0 , e B tem bits B_1 e B_0). Tendo disponíveis blocos semi-somadores, somadores-completos e alguma lógica adicional que considere necessária, apresente e justifique um diagrama de blocos que realize a função descrita, privilegiando a solução com menor número de recursos. Nota: um bloco semi-somador possui dois bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada; um bloco somador-completo possui três bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada.