

Mestrado integrado e Licenciatura em Engenharia Informática

Disciplina de Sistemas Lógicos – 1º teste (recurso2) – 20/01/2014

Duração: 1h20mn | Tolerância: 10mn | Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas

Responda em folhas separadas aos dois grupos de questões

Q1 (3 + 3,5 + 3,5 valores)

- a) Apresente uma expressão equivalente utilizando unicamente portas NOR de 2 entradas que implemente $f(a, b, c) = \bar{a}.c + \bar{c}.a + b.\bar{c}$.
- b) Considere o código 2-em-5 composto por cinco bits ABCDE. Considerando que a regra de construção do código garante que dois bits são 1 e três bits são 0, apresente a tabela de verdade da função ‘F’ que só tem saída 1 quando um código válido está presente.
- c) Considere a função:

$$f(S, L, E, I) = \Pi(0, 5, 10, 12, 13) + d(2, 3, 6, 8, 9)$$

Obtenha uma expressão simplificada apresentada na forma de uma produto de somas através de mapa de Karnaugh.

Q2 (3 + 3,5 + 3,5 valores)

- a) Considere que se pretende representar números com sinal utilizando 4 bits. Apresente a representação de 0 em complemento para um e também em complemento para dois e para ambos os casos refira qual o intervalo de representação de números possível com 4 bits.
- b) Considere a função $f(A, B, C) = \Sigma(0, 2, 3, 7)$. Recorrendo à utilização de multiplexers (terá que usar pelo menos um multiplexer) e lógica adicional (se necessário), implemente a função referida. Pode utilizar qualquer tipo de multiplexer, sendo preferível a solução que utilize globalmente o menor número de portas lógicas, considerando que um multiplexer de N variáveis de entrada tem o equivalente a $2^N + 1$ portas lógicas.
- c) Pretende-se construir um sistema para realizar uma operação aritmética envolvendo quatro números A, B, C e D, com A e D de um bit e B e C de dois bits de representação (índice 1 = bit mais significativo; índice 0 = bit menos significativo): $F = (B + C) \times A + D = ([B_1 B_0] + [C_1 C_0]) \times A + D$. Tendo disponíveis blocos semi-somadores, somadores-completos e alguma lógica adicional que considere necessária, apresente e justifique um diagrama de blocos que realize a função descrita, privilegiando a solução com menor número de recursos. Nota: um bloco semi-somador possui dois bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada; um bloco somador-completo possui três bits de entrada e dois bits de saída que correspondem à soma e transporte dos bits de entrada.