

## Laboratório 6: (resolução)

### Exercício 19: Aritmética – Soma

Pretende-se projetar um circuito que realize a soma de 2 números X e Y de dois bits cada.

#### PARTE I – RESOLUÇÃO “CLÁSSICA”

Identifique o número de saídas necessárias e construa a tabela de verdade para cada saída.

Com números de 2 bits o valor máximo de cada um é 3 (11), assim sendo o resultado máximo é  $3+3=6$ . Para representar o número 6 em binário, são necessários 3 bits (110).

$X_1$	$X_0$	$Y_1$	$Y_0$	$S_2$	$S_1$	$S_0$
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	1
0	1	1	1	1	0	0
1	0	0	0	0	1	0
1	0	0	1	0	1	1
1	0	1	0	1	0	0
1	0	1	1	1	0	1
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	1	0	1
1	1	1	1	1	1	0

Facultativo: Determine as respectivas expressões algébricas simplificadas por mapas de Karnaugh.

$X_1 \backslash X_0$		0		1	
		0	1	1	0
$Y_1 \backslash Y_0$	0	0	0	0	0
	1	0	0	1	0
	1	0	1	1	1
	0	0	0	1	1

$$S_2(X_1, X_0, Y_1, Y_0) = X_1 \cdot Y_1 + X_1 \cdot X_0 \cdot Y_0 + X_0 \cdot Y_1 \cdot Y_0$$

$X_1 \backslash X_0$		0		1	
		0	1	1	0
$Y_1 \backslash Y_0$	0	0	0	1	1
	1	0	1	0	1
	1	1	0	1	0
	0	1	1	0	0

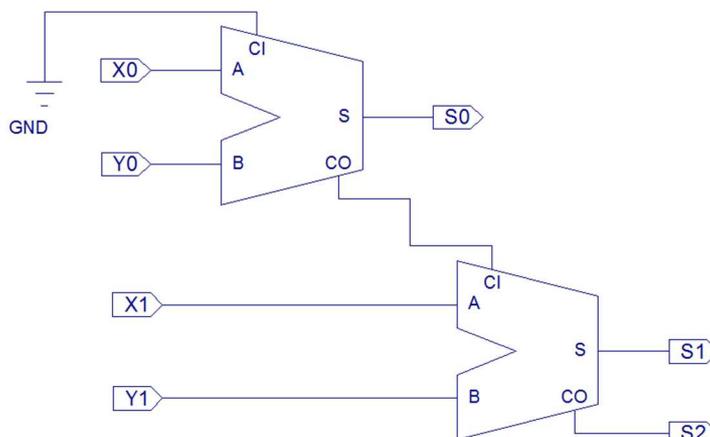
$$\begin{aligned} S_1(X_1, X_0, Y_1, Y_0) &= X_1 \cdot \overline{Y_1} \cdot \overline{Y_0} + X_1 \cdot \overline{X_0} \cdot \overline{Y_1} + \overline{X_1} \cdot Y_1 \cdot \overline{Y_0} + \overline{X_1} \cdot \overline{X_0} \cdot Y_1 + \overline{X_1} \cdot X_0 \cdot \overline{Y_1} \cdot Y_0 + X_1 \cdot X_0 \cdot Y_1 \cdot Y_0 \\ &= \overline{Y_0} \cdot (\overline{X_1} \cdot Y_1 + X_1 \cdot \overline{Y_1}) + \overline{X_0} \cdot (\overline{X_1} \cdot Y_1 + X_1 \cdot \overline{Y_1}) + X_0 \cdot Y_0 \cdot (\overline{X_1} \cdot \overline{Y_1} + X_1 \cdot Y_1) \\ &= \overline{Y_0} \cdot (X_1 \oplus Y_1) + \overline{X_0} \cdot (X_1 \oplus Y_1) + X_0 \cdot Y_0 \cdot (\overline{X_1} \oplus Y_1) \\ &= (X_1 \oplus Y_1) \cdot (\overline{X_0} + \overline{Y_0}) + X_0 \cdot Y_0 \cdot (\overline{X_1} \oplus Y_1) \\ &= (\overline{X_0} \cdot \overline{Y_0}) \cdot (X_1 \oplus Y_1) + X_0 \cdot Y_0 \cdot (\overline{X_1} \oplus Y_1) \\ &= (X_0 \cdot Y_0) \oplus (X_1 \oplus Y_1) \end{aligned}$$

$X_1 \backslash X_0$		0		1	
		0	1	1	0
$Y_1 \backslash Y_0$	0	0	1	1	0
	1	1	0	0	1
	1	1	0	0	1
	0	0	1	1	0

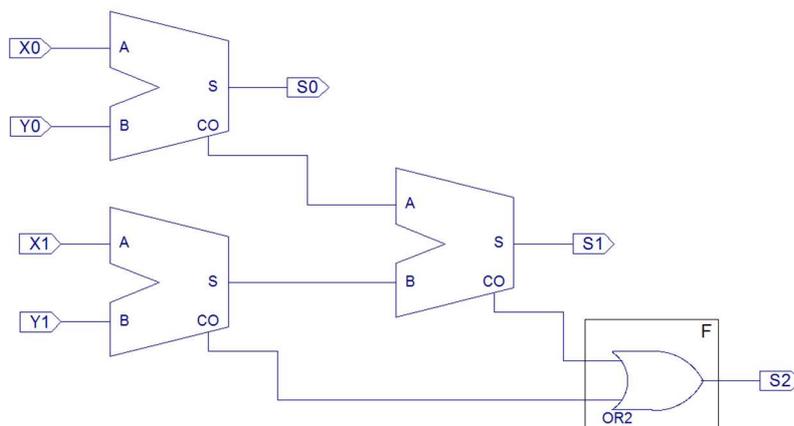
$$S_0(X_1, X_0, Y_1, Y_0) = \overline{X_0} \cdot Y_0 + X_0 \cdot \overline{Y_0} = X_0 \oplus Y_0$$

PARTE II – COMPOSIÇÃO MODULAR

- a) Projete o circuito somador, utilizando somente blocos do tipo somador-completo de 1bit.



- b) Substitua o bloco somador-completo de 1bit por blocos do tipo semi-somador de 1bit e alguma lógica adicional que lhe pareça conveniente. Demonstre que a solução encontrada é equivalente ao bloco somador-completo.

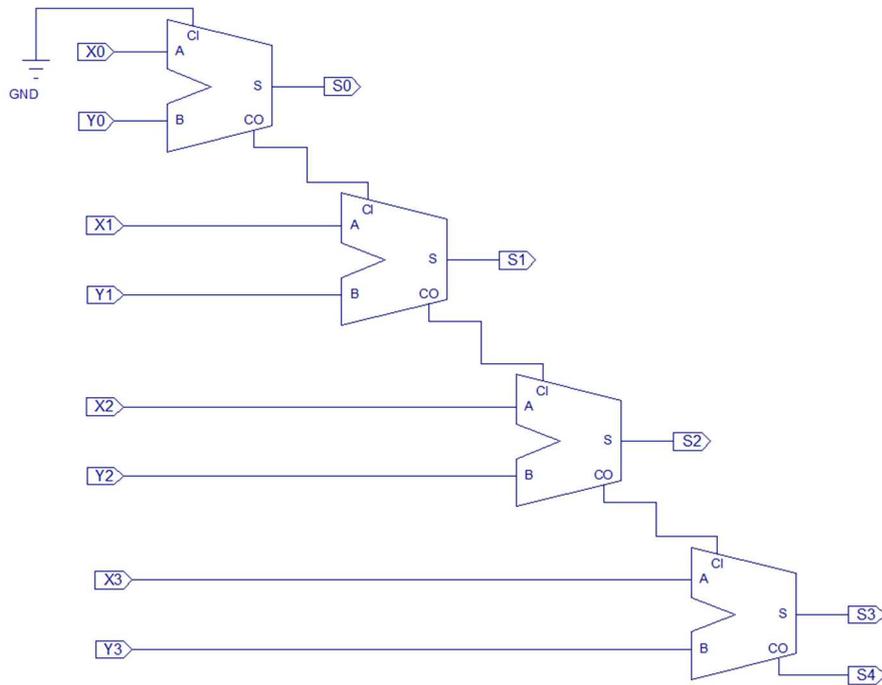


Para implementar a função F (caixa no esquemático), consideramos apenas as hipóteses em que o  $S_2$  deve ser 1. Partindo da seguinte tabela de verdade, em que  $S'$  e  $C_0'$  são o resultado e "carry out" da soma dos bits mais significativos, respectivamente, o  $C_0$  o "carry out" da soma dos bits menos significativos, e o  $C_0''$  é o "carry out" do terceiro semi-somador.

$X_1$	$X_0$	$Y_1$	$Y_0$	$S'$	$C_0$	$S_2$	$C_0'$	$C_0''$
0	1	1	1	1	1	1	0	1
1	0	1	0	0	0	1	1	0
1	0	1	1	0	0	1	1	0
1	1	0	1	1	1	1	0	1
1	1	1	0	0	0	1	1	0
1	1	1	1	0	1	1	1	0

$$S_2 = F = C_0' + C_0''$$

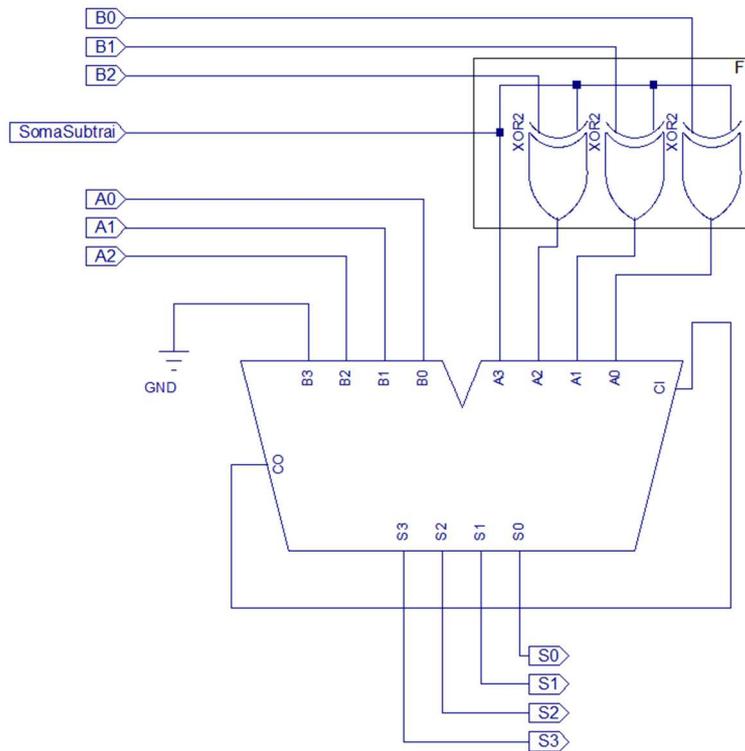
- c) Projete o circuito somador que realize a soma de 2 números X e Y de quatro bits cada ( $X_3X_2X_1X_0 + Y_3Y_2Y_1Y_0$ ) utilizando blocos do tipo somador-completo de 1bit.



**Exercício 20: Somador/subtrator em complemento para 1 e para 2**

O objetivo geral do exercício é o de fazer um somador/subtrator de dois números A e B de 3 bits cada (isto é representando os números decimais entre 0 e 7). A operação pretendida deve ser indicada através de uma entrada SOMASubtrai. Quando SOMASubtrai=0 o resultado deve ser A+B, e quando SOMASubtrai=1 o resultado deverá ser A-B. Considere o módulo somador paralelo de 4 bits disponível na biblioteca de componentes do ISE WebPack.

PARTE I – Com base no referido módulo, projete um somador/subtrator que produza o resultado utilizando representação em complemento para 1 (admitindo que não é de interesse representar resultados superiores a 7).



Para inverter o valor do B, quando o sinal de entrada “SomaSubtrai” está ativo, temos de implementar a função F (caixa no esquemático). Sendo  $B_i$  cada um dos bits do B:

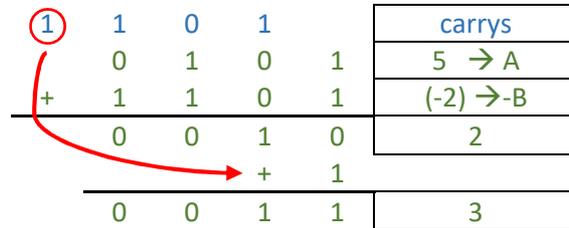
<i>SomaSubtrai</i>	$B_i$	$F_i$
0	0	0
0	1	1
1	0	1
1	1	0

$$F_i = B_i \oplus SomaSubtrai$$

Para representar o B em complemento para 1 precisamos de mais um bit, o bit de sinal. Assim sendo utilizamos o sinal SomaSubtrai, pois está a 0 quando o B se quer positivo e a 1 caso contrário.

Considerando que  $A = (101)_B$ ,  $B = (010)_B$  e  $SomaSubtrai = 1$ , esperamos que à saída do somador subtrator seja visível o  $5 - 2 = 3 \rightarrow (011)_B$ .

Como demonstrado no exemplo abaixo tem de se somar o ultimo carry ao resultado, isto significa ligar o "carry out" ao "carry in".



PARTE II – Partindo da solução anterior, projete um somador/subtrator que produza o resultado utilizando representação em complemento para 2 (admitindo que não é de interesse representar resultados superiores a 7).

Partindo das expressões teóricas para os complementos:

Complemento para 2:  $(N)^2 = 2^M - N$

Complemento para 1:  $(N)^1 = 2^M - 1 - N$

Por observação, os complementos diferem apenas pela soma de uma unidade. Assim, pretendendo obter o complemento para 2 apenas queremos somar 1 à representação para complemento para 1, quando subtraímos (A-B), utilizamos o sinal de entrada "SomaSubtrai" como "carry in" do somador.

