



### **Licenciatura em Eng. Informática**

Disciplina de Sistemas Lógicos - exame recurso – 1999-9-17 - 14h

Duração: 2h00mn Tolerância: 15mn Sem consulta

Importante: numere as folhas que entregar (ex. 1 de 4) e identifique-se em todas elas;

Responda em folhas separadas aos vários grupos de questões

#### **Q1 ( 1 + 1,5 + 1 valores )**

- a) Prove recorrendo a tabela de verdade que  $\overline{a} \overline{b} + ab = \overline{\overline{a} b + a \overline{b}}$
- b) Simplifique algebricamente a expressão  $b(\overline{a} + ab)$  referindo os teoremas utilizados.
- c) Proponha uma implementação da função  $b + (a + c)(\overline{a} + b)$ , utilizando portas NOR de 2 entradas.

#### **Q2 ( 1,5 + 2 + 1 valores )**

Pretende-se utilizar um visualizador de intensidade sonora, constituído por 7 leds ( $z_0, z_1, z_2, z_3, z_4, z_5, z_6$ ), normalmente denominado por vuímetro, em que o número de leds activos é linearmente dependente da intensidade sonora e em que a ausência de som não activa nenhum led. Para níveis sonoros muito elevados todos os leds serão iluminados.

Para isso deverá ser projectado um conversor de código que recebe um número com 3 bits ( $a, b, c$ ) e produza o código adequado para o vuímetro referido.

- a) Apresente a tabela de verdade que permite obter o referido conversor de código.
- b) Obtenha a expressão simplificada da função da saída  $z_3$  pelo método de Quine-McCluskey.
- c) No sentido de permitir proteger os vizinhos de sons muito fortes, pretende-se que utilize um bloco comparador que permita identificar situações em que o nível sonoro seja superior ou igual a 6. Apresente o diagrama de blocos e especifique o número de bits utilizado.

#### **Q3 ( 1,5 + 2 + 1,5 valores )**

Pretende-se projectar um contador síncrono, com 3 bits, que deverá contar em módulo 7 de acordo com a seguinte sequência (em decimal): 1 3 5 6 0 2 4.

- a) Apresente tabela de transição de estados e codificação de estados proposta.
- b) Utilizando flip-flops JK, apresente as tabelas das entradas JK, mapas de Karnaugh associados e expressões simplificadas (não é necessário apresentar o circuito).
- c) Considere que a entrada J do flip-flop “do meio” se encontra sempre a 0. Tendo por base a resolução da alínea anterior, diga, justificadamente, qual a sequência de estados por que evolui o contador, a partir do momento em que o sistema se encontre no estado 6 (110).

#### **Q4 ( 2,5 + 1,5 valores )**

Pretende-se desenvolver um sistema para detectar a sequência  $0^+11$ , em que + significa uma ou mais ocorrências do símbolo à sua esquerda (por exemplo,  $0^+$  representa uma sequência com um ou mais 0s). A saída Z deve tomar o valor 1 quando a sequência é detectada.

- a) Apresente um diagrama de estados para o detector de sequência.
- b) Apresente a tabela de transição de estados, com os estados codificados.

#### **Q5 ( 2 + 1 valores )**

Considere a seguinte tabela de fluxo de estados de um circuito assíncrono (de que não é fornecida informação adicional).

- a) Obtenha a tabela de fluxo de estados minimizada.
- b) Codifique os estados de modo a evitar corridas.

X	0	1
a	a/1	b/0
b	d/-	b/0
c	c/0	e/-
d	d/0	e/-
e	c/-	e/1